

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-174402
(43)Date of publication of application : 02.07.1999

(51)Int.CI. G02F 1/13
G02F 1/1333
G03F 7/20
H01L 21/027
H01L 29/786
H01L 21/336

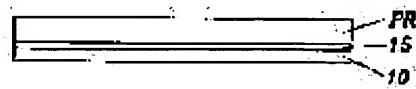
(21)Application number : 10-135481 (71)Applicant : SAMSUNG ELECTRON CO LTD
(22)Date of filing : 18.05.1998 (72)Inventor : KIM DONG-GYO

(30)Priority
Priority number : 97 9766461 Priority date : 06.12.1997 Priority country : KR

(54) EXPOSING METHOD IN PHOTOGRAPHING PROCESS IN MANUFACTURING FINE ELECTRONIC DEVICE AND MANUFACTURING METHOD FOR LIQUID CRYSTAL DISPLAY DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent difference of electric characteristics in the vicinity of the exposure region boundary of a fine electronic device from being sensed.
SOLUTION: A substrate for a fine electronic device 10 is divided into regions of two or more and the boundary region between the two regions. The boundary region consists of a first part and a second part. The boundary region is constituted of subregions having the same area and respective subregions are arranged in the form of a matrix and form a first part and a second part. Photosensitive film PR is coated on the substrate 10 and the photosensitive film PR part being on the first region and the first part is exposed to a mask for photographing process. Next, the photosensitive film PR part on the second region and the second part is exposed to the mask. However the more the areas of the subregion of the first part get near the first part, the larger those become, the smaller the areas of the subregion of the second part become.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-174402

(43) 公開日 平成11年(1999)7月2日

(51) Int.Cl.⁶
G 0 2 F 1/13 1 0 1
1/1333 5 0 0
G 0 3 F 7/20 5 0 1
H 0 1 L 21/027
29/786

識別記号

F I
G 0 2 F 1/13 1 0 1
1/1333 5 0 0
G 0 3 F 7/20 5 0 1
H 0 1 L 21/30 5 1 4 C
5 1 4 A

審査請求 未請求 請求項の数 7 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平10-135481

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅蘿洞416

(22) 出願日 平成10年(1998)5月18日

(72) 発明者 金 東 奎

大韓民国京畿道水原市八達区仁溪洞 鮮京

アパート302棟801号

(31) 優先権主張番号 1 9 9 7 P 6 6 4 6 1

(74) 代理人 弁理士 小野 由己男 (外1名)

(32) 優先日 1997年12月6日

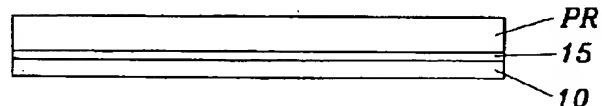
(33) 優先権主張国 韓国 (K.R.)

(54) 【発明の名称】 微細電子装置の製造時に用いる写真工程における露光方法およびこれを用いた液晶表示装置の製造方法

(57) 【要約】

【課題】 微細電子装置の露光領域境界付近における電気的特性の差異が感知されることを防止する。

【解決手段】 微細電子装置用基板を二つ以上の領域とその間の境界領域とに分けられる。境界領域は第1部分と第2部分とからなる。境界領域は同一の面積のサブ領域からなることができ、各サブ領域は行列の形態に配列されており、第1部分と第2部分とをなす。感光膜を基板上に塗布し、第1領域および第1部分上の感光膜部分を写真工程用マスクに露光する。次いで、第2領域および第2部分上に感光膜部分をさらにマスクに露光する。第1部分のサブ領域の面積は第1領域に近くなるほど大きくなるが第2部分のサブ領域の面積は小さくなる。



領域は前記画素に該当する、請求項5に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は微細電子装置の製造時に用いられる写真工程(photolithography)における露光方法およびこれを用いた液晶表示装置の製造方法に関する。

【0002】

【従来の技術】一般に、液晶表示装置や半導体装置などの微細電子装置にパターンを形成する時には写真工程が用いられる。パターンの形成の際、写真工程において微細電子装置用基板の表面上に塗布された感光膜にマスクの像を移動するためには二つの方法が用いられる。そのうち、一つは装置の全面に対して1回の露光段階のみを行なうことであり、他の一つは装置の表面に対して二つ以上の露光段階を行なうことである。後者の方法はステップーアンドーリピート(step-and-repeat)技術ともいいうものであり、装置の表面を多数の露光領域に分け、一つの露光領域に対して像を移動させた後、次の露光領域に移動して繰り返すものである。

【0003】かかるステップーアンドーリピート方式は前者の方法に比べ正確なパターンを形成できるが、二つの露光領域の間に誤整列の問題を起こすおそれがある。誤整列は装置の機械的精度の限界のために発生するものであって、パターンのシフト、回転および歪みなどに起因し、これによって、配線間の連結がなされなかったり、露光領域の間に電気的な特性の差異が発生するなどの問題点が発生する。

【0004】例えば、液晶表示装置において、データ線と画素電極との間またはゲート電極とドレン電極との間の寄生容量や保持容量が、露光領域毎に異なる場合が発生し、これによって、キックバック電圧が異なることになる。

【0005】以下、図1を参照して液晶表示装置の静電容量とキックバック電圧との関係について詳細に説明する。図1は薄膜トランジスタ液晶表示装置の単位画素の等価回路図である。走査信号を伝達するゲート線G_Lと画像信号を伝達するデータ線D_Lとが互いに交差している。薄膜トランジスタTFTなどスイッチング素子のゲートGはゲート線G_Lに連続されており、ソースSはデータ線D_Lに連続されている。薄膜トランジスタのドレンDは液晶蓄電器C_{LC}と保持蓄電器C_{ST}とに連続されている。ゲートGに印加されたゲートオン電圧により薄膜トランジスタがオンすると、データ線D_Lからの画像信号が液晶蓄電器C_{LC}と保持蓄電器C_{ST}とに電圧として印加される。ゲートオフ電圧により薄膜トランジスタがオフすると、液晶蓄電器C_{LC}と保持蓄電器C_{ST}に印加された電圧がその値を保持することになる。しかしながら、ゲートGとドレンDとの間の寄生蓄電器C_{GD}によ

【特許請求の範囲】

【請求項1】基板の表面上に塗布された感光膜をマスク用いて露光する微細電子装置の製造時に用いる写真工程における露光方法であって、

前記基板を第1および第2領域と第1および第2領域との間に位置し第1および第2境界部分からなる境界領域に区分する段階と、

前記第1領域と前記第1境界部分上に位置する前記感光膜の第1部分を前記マスクを通じて露光する段階と、

前記第2領域と前記第2境界部分上に位置する前記感光膜の第2部分を前記マスクを通じて露光する段階とを含み、

前記第1境界部分に対する前記第2境界部分の面積は前記第2領域に近くなるほど大きくなる露光方法。

【請求項2】前記基板は液晶表示装置用基板である、請求項1に記載の露光方法。

【請求項3】基板上に互いに間隔をもっている多数のゲート線と前記ゲート線に電気的に連絡されているゲート電極アレイを含むゲートパターンを形成する段階と、

前記ゲート電極と絶縁しているチャンネル層アレイを形成する段階と、

前記チャンネル層上に互いに間隔をもっているソースおよびドレン電極アレイを形成する段階と、

前記ドレン電極にそれぞれ連絡されている画素電極を形成する段階とを含み、

前記段階のうち、少なくとも一つは、

感光膜を塗布する段階と、

前記感光膜を第1および第2領域と前記第1および第2領域との間に位置し第1および第2部分からなる境界領域に区分する段階と、

前記第1領域と前記第1部分とをマスクを通じて露光する段階と、

前記第2領域と前記第2部分とを前記マスクを通じて露光する段階とを含み、

前記第2部分の面積は前記第2領域に近くなるほど大きくなり、多数の画素を含む液晶表示装置の製造方法。

【請求項4】前記画素電極と絶縁され重畠される多数の保持容量電極を形成する段階をさらに含む、請求項3に記載の液晶表示装置の製造方法。

【請求項5】前記境界領域は同一の面積を有する多数のサブ領域を含み、前記サブ領域は多数の行と列とからなる行列の形態に配列されており、前記第1および第2部分は前記サブ領域を含む、請求項3に記載の液晶表示装置の製造方法。

【請求項6】前記行列の1列にある第2部分のサブ領域の数は前記第2領域に近くなるほど大きくなる、請求項5に記載の液晶表示装置の製造方法。

【請求項7】前記各画素は前記ゲート電極、チャンネル層、ソースおよびドレン電極それぞれのうち、一つからなる薄膜トランジスタと画素電極とを含み、前記サブ

3

り液晶蓄電器 C_{Lc} に印加された電圧が降下する。かかる電圧降下をキックバック電圧 ΔV といい、次のような式で示す。

$$\Delta V = \frac{C_{gd}}{C_{Lc} + C_{st} + C_{gd}} \times V_s$$

(ここで、 C_{Lc} は液晶容量、 C_{st} は保持容量、 C_{gd} はゲートとドレインとの間の寄生容量である。)

【0006】露光領域の間のかかるキックバック電圧の差異は結局画面の明るさの差異をもたらし、かかる差異は露光領域の境界付近において肉眼でも容易に認識される。

【0007】米国特許第5、026、143号においては露光領域の間の境界において配線の幅を広げて配線の連結問題を解決しているが、このように配線の連結問題を解決しても誤整列による電気的な特性差をなくすことができない。

【0008】

【発明の目的】従って、本発明の目的は、微細電子装置の露光領域境界付近における電気的特性の差異が感知されることを防止することにある。

【0009】さらに、本発明の目的は、液晶表示装置において露光領域の境界付近における明るさの差異を容易に感知できないようにすることにある。

【0010】

【課題を解決するための手段】このような目的を達成するため、本発明においては隣接した二つの露光領域の間に境界領域を設ける。境界領域は第1露光領域と共に露光される第1境界部分と第2露光領域と共に露光される第2境界部分とに分けられ、第1境界部分と第2境界部分との間の境界は直線形状でない。かかる非直線形状の境界は露光領域の間の電気的特性の差異を容易に感知できないようになる。例えば、肉眼で液晶表示装置において露光領域の間の明るさの差異を容易に感知できないようになる。

【0011】本発明に従うと、特に基板の表面上に塗布された感光膜は基板を第1および第2領域と二つの領域の間の境界領域に分け、境界領域をさらに第1境界部分と第2境界部分とに分けた後、マスクを通じて露光される。第1領域と第1境界部分上にある感光膜と、第2領域と第2境界部分上にある感光膜はマスクを通じて順に露光される。本発明に従うと、第1境界部分と第2境界部分との境界は非直線形状である。第1境界部分に対する第2境界部分の面積は第2領域に行くほど広くなることが好ましい。

【0012】かかる露光方法は液晶表示装置においても適用することができる。本発明に従う液晶表示装置は多数の画素を有しており、基板上に多数のゲート線とこれに連結されているゲート電極アレイを含むゲートパターンを形成することにより製造される。ゲート電極上にゲ

4

ート電極と絶縁されるようにチャンネル層アレイを形成し、チャンネル層上にソースおよびドレイン電極アレイを形成する。次いで、画素電極アレイをドレイン電極と連結されるように形成する。本発明に従うと、かかるゲートパターン、ソースおよびドレイン電極アレイ、チャンネル層アレイおよび画素電極アレイのうち、少なくとも一つを前記した露光方法を通じて形成する。すなわち、ゲートパターンおよびアレイのうち、少なくとも一つは次のような方法で形成される。感光膜を塗布し感光膜を第1および第2領域と二つの間の境界領域とに分ける。このとき、境界領域は第1部分と第2部分とに分けられる。第1領域と第1部分、そして第2領域と第2部分をマスクを通じて順に露光する。このとき、第2部分の面積は第2領域にいくほど大きくなる。ここで、画素電極と絶縁され重畳されている多数の保持電極を形成することができる。

【0013】境界領域は同一面積を有する多数のサブ領域に分けられ、サブ領域は複数の行と列とからなる行列形態に配列することができ、第1部分および第2部分はかかるサブ領域からなる。行列の1列に含まれる第2部分のサブ領域の個数は第2領域にいくほど大きくなる。ここで、一つのサブ領域は一つの画素であることができ、このとき、画素は一つの画素電極と一つの薄膜トランジスタとを含む。薄膜トランジスタはゲート電極、チャンネル層、ソースおよびドレイン電極からなる。

【0014】

【発明の実施の形態】以下、本発明の好ましい実施例を添付図面に基づいてより詳細に説明する。本発明は各種の形態で具現することができ、これらの実施例に限定されない。この実施例は本発明の属する技術分野において通常の知識を有する者が容易に実施できるようにするために、なお発明に対する公開が完全になされるようにするために提示するものである。図面において、図面を明瞭にするために層および領域を拡大して示し、同様の構成要素には同一の符号を付ける。層、領域または基板などの構成要素が他の構成要素の上方にあると表現する場合、これはこの構成要素が他の構成要素の直上にあることを示すか、あるいは中間に他の構成要素を挿入することを示す。これとは異なり、ある構成要素が他の構成要素の直上にあると表現する場合、二つの構成要素の間に他の構成要素が存在しない。

図2は本発明の実施例に従う微細電子装置用基板を示すものであり、図3は図2においてIII-III'線を切断して示す断面図である。図2および図3において、基板10は四つの仮想領域、すなわち第1ないし第4領域11、12、13、14に分けられる。液晶表示装置の場合、基板はガラスや石英など透明な絶縁物質からなり、基板10が半導体装置に用いられる場合には半導体基板とすることができます。基板10上には配線、電極または絶縁膜が形成され、任意の数の仮想領域に分けられる。図3に示すように、金属、

半導体または絶縁層15を形成し、感光膜PRを塗布する。第1ないし第4露光領域11、12、13、14上の感光膜部分をマスクを通じて順に露光する。

【0015】図4は、図2に示す二つの隣接領域11、12の拡大図である。図4に示すように、各領域11、12はメイン露光領域110、120を有しており、隣接した二つの領域11、12は境界付近に位置する境界領域130を共有している。従って、境界領域130は第1および第2露光領域11、12のメイン露光領域110、120の間に位置している。境界領域は図4において白色で示す第1部分と黒色で示す第2部分とを有しており、第1部分および第2部分の境界は非直線形状である。まず、第1領域11のメイン露光領域110および境界領域130の第1部分をマスクを通じて露光する。次いで、第2領域12のメイン露光領域120および境界領域130の第2部分を同一のマスクを通じて露光する。第1および第2部分は任意の形状に形成することができる。例えば、図5および図6において、境界領域130は同一の面積を有する多数のサブ領域に分けられている。サブ領域は行列形状に配列されており、長方形または正方形などの形状からなる。図5および図6において、長方形は10X11行列の形態に配列されている。行列において九つの列は境界領域に属し、最左側および最右側の列はそれぞれ第1および第2領域11、12のメイン露光領域110、120に属する。

【0016】図5からみると、境界領域130において第1部分は白色長方形の集合であり、第2部分は灰色長方形の集合である。第1領域11のメイン露光領域110に隣接する境界領域130の第1列1は九つの白色長方形と一つの灰色長方形とからなる。逆に、第2領域12のメイン露光領域120に隣接する境界領域130の第9列9は一つの白色長方形と九つの灰色長方形とからなる。第2領域12のメイン露光領域120にいくほど白色長方形の数は小さくなり灰色長方形の数は多くなる。ここで、同色の長方形は互いに離れており、異色の長方形どうし隣り合って混在していることが好ましい。これは液晶表示装置の場合、画面の境界領域に斑が生じないようにするためにある。

【0017】図6からみると、境界領域130の各長方形は白色部分と灰色部分とに分けられており、1列内にある各長方形において白色部分と灰色部分の面積比は同一である。第1部分は長方形の白色部分の集合であり、第2部分は長方形の灰色部分の集合である。第2領域12のメイン露光領域120に接近するほど1列において1長方形の白色部分の面積は増加する。多数の画素からなる液晶表示装置の場合には、各サブ領域は一つの単位画素または画素一部または数個の単位画素にことができるが、画素単位でキックバック電圧が生じるため、サブ領域を単位画素にすることが好ましい。また、境界領域130の幅が大きくサブ領域の大きさが小さいほど

二つの露光領域の間の明るさ差を区別し難いが、これは液晶表示装置の要求条件に従い異なることになる。

【0018】図7(A)～図7(C)は第1および第2領域と境界領域の面積を位置に従い示すものである。図面において、第1部分と第1露光領域のメイン露光領域は白色で示しており、第2部分と第2露光領域のメイン露光領域は黒色で示している。図7(A)は境界領域のない場合であって、第1および第2領域11、12のメイン露光領域120、130は第1および第2領域11、12と同一であり、第1領域11と第2領域12との間の境界131は直線で示す。図7(B)は境界領域130が一つ以上の列を有している場合であって、1列において第1部分のサブ領域の総面積は第2部分のサブ領域の総面積と同一である。特に、境界領域が一つの列のみを有している場合には第1部分と第2部分の境界が矩形波状に現われる。図7(C)は境界領域が多数の列にわたって形成されており、第2領域に近くなるほど一つの列から第1部分のサブ領域の個数または面積が漸次増加し、第2部分のサブ領域の面積または個数は減少する。

【0019】図8(A)～図8(C)はそれぞれ図7(A)～図7(C)に示すような境界領域を有する液晶表示装置の明るさを位置関数で示すものである。同図において、第1領域のメイン露光領域と境界領域の第1部分は、第2領域のメイン露光領域と境界領域の第2部分より明るい。図8(A)に示すように、図7(A)の液晶表示装置の明るさは第1領域11と第2領域12との境界で急に変化する。図8(B)に示すように、図7(B)における液晶表示装置の明るさは境界領域130において階段形状に変化する。これとは異なり、図7(C)に示す液晶表示装置の明るさは、図8(C)に示すように、漸次変化して使用者が明るさの差異を容易に認識できない。かかる方法は薄膜トランジスタの液晶表示装置においても適用できる。

【0020】図9は本発明の一実施例に従う液晶表示装置の構造を示す配置図であり、図10は図9のX-X'線に沿って切断した断面図である。図9および図10に示すように、透明な絶縁基板100上に互いに間隔をもっており走査信号を伝達する多数のゲート線20、20が形成されている。ゲート線20、20の一部は薄膜トランジスタのゲート電極210になり、結局ゲート電極210はゲート線20、20と電気的に連絡されている。ゲート線20とゲート電極210上をゲート絶縁膜30が覆っている。互いに間隔をもっている多数のデータ線60と薄膜トランジスタのチャンネル層40アレイがゲート絶縁膜30上に形成されている。チャンネル層40はゲート絶縁膜30に対しゲート電極210と反対側に位置しており、ゲート電極210とは絶縁されている。チャンネル層40は非晶質シリコンなどの半導体からなる。ここで、図9のデータ線は縦方向に、ゲート線

7
は横方向に延長されているが、これに限定されない。図9および図10について説明する。非晶質シリコン層40上には二つの部分510、520からなる薄膜トランジスタの抵抗接触層が形成されている。この抵抗接触層510、520は、半導体と金属との間の接触抵抗を減少することができる物質、例えばドーピングされた非晶質シリコンなどからなる。抵抗接触層の二つの部分510、520はゲート電極210に対し反対側に位置しており、その上には薄膜トランジスタのそれぞれのソース電極610とドレイン電極620が形成されている。ソース電極610は画像信号を伝達するデータ線60と連結されている。また、窒化シリコンなどからなる保護膜70が形成されており、保護膜70はドレイン電極620を露出させる接触口71を有している。保護膜70上にはITOなどの透明導電物質からなる画素電極80が形成され、保護膜70に形成されている接触口71を通じてドレイン電極620と連結されるとともに、1部がゲート線20と重畠されている。

【0021】このような液晶表示装置の基板を製造する方法について説明する。図11(A)から図11(D)は本発明の実施例2に従う液晶表示装置の基板の製造方法を示す断面図である。まず、図11(A)に示すように、基板100上にアルミニウムなどの金属を蒸着し、感光膜PR1を塗布する。感光膜PR1はゲートパターンが形成されているマスクを通じて露光されるものであり、このとき、前述した方法を用いる。感光膜PR1を現像し、金属層をパターニングして互いに間隔をもっている多数のゲート線20およびゲート電極210アレイを形成する。図11(B)に示すように、感光膜PR1を除去し、窒化シリコン層30、非晶質シリコン層40およびドーピングされた非晶質シリコン層50を順に蒸着する。ドーピングされた非晶質シリコン膜50と非晶質シリコン膜40とを写真工程を用いてパターニングして活性パターンを形成する。このとき、前述した露光方法を用いることができる。図11(C)に示すように、クロムなどの金属を蒸着し感光膜PR2を塗布した後、前述した技術を用いて露光し現像する。金属層を感光膜PR2をエッチングマスクにしてエッチングしてデータ線60、ソースおよびドレイン電極610、620を形成する。次に、データ線60、ソースおよびドレイン電極610、620をマスクにしてドーピングされた非晶質シリコン層50をエッチングして抵抗接触層510、520を形成する。図11(D)に示すように、窒化シリコンや有機絶縁材料などを用いて保護膜70を形成し、ドレイン電極620を露出する接触口71を形成する。最終に、図9および図10に示すように、ITOなどの透明導電物質層を蒸着し前述した露光方法を用いてパターニングして画素電極80を形成する。

【0022】液晶表示装置の他の実施例を図12に示す。図12に示す液晶表示装置は、保持容量電極90を

10
除いては、図9および図10に示す液晶表示装置と同様の構造を有し、同様の方法でつくられる。保持容量電極90は基板100上に形成されており、ゲート絶縁膜30で覆われるとともに、画素電極80と重畠されて保持蓄電器をなす。保持容量電極90はゲート線と共に形成され、ゲート線20、20と平行に形成されている。画素電極80はその一部が保持容量電極90と重畠されている。前述したように、液晶表示装置の明るさはキックバック電圧により影響を受け、キックバック電圧はゲート電極210およびドレイン電極620との間の寄生容量Aとゲート線20と画素電極80または保持容量電極90と画素電極80との間の保持容量に依存する。そして、データ線60および画素電極80との間の寄生容量Cによっても影響を受ける。かかる寄生容量が露光領域の間ににおいて異なる場合、キックバック電圧も異なり、このキックバック電圧の差異によって結局露光領域の間の明るさに差異を生じることとなる。しかしながら、本発明に従う露光方法を用いると、かかる明るさの差を容易に認識することができない。

20
20
【0023】一方、本発明に従うと露光領域および境界領域は二つの以上の層に対し同一であるか異なることができる。本発明に従う露光方法は半導体装置などのステップーアンドーリピート露光方法を用いる他の分野においても用いられる。図面および明細書において、本発明の典型的な好ましい実施例を記載し、特定の用語を用いたが、これは本発明を限定する目的で用いたのではなく一般的で技術的な意味に用いた。

【図面の簡単な説明】

【図1】従来の技術に従う液晶表示装置の単位画素の等価回路図である。

30
30
【図2】本発明に従う微細電子装置の基板を示す図である。

【図3】図2のIII-III'線に沿い切断して示す断面図である。

【図4】図2に示す二つの隣接領域の拡大図である。

【図5】図4の境界領域の一例を拡大して示す図である。

【図6】図5の境界領域の他の一例を拡大して示す図である。

40
40
【図7】境界領域の第1および第2部分と第1および第2領域の面積を位置の関数で示す図である。

【図8】図7に示す構造の液晶表示装置の明るさを位置に従い示す図である。

【図9】本発明の一実施例に従う液晶表示装置の配置図である。

【図10】図9の- - 線に沿い示す断面図である。

【図11】図9および図10に示す液晶表示装置を製造する過程を示す断面図である。

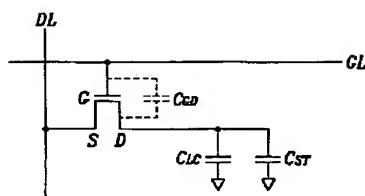
50
50
【図12】本発明の他の実施例に従う液晶表示装置の基板の平面図である。

【符号の説明】

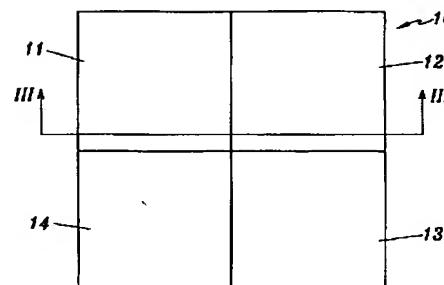
10 基板
 11、12、13、14 第1ないし第4領域
 15 絶縁体の層
 20 ゲート線
 30 ゲート絶縁膜
 40 チャンネル層
 50 非晶質シリコン層
 60 データ線

70 保護膜
 90 保持容量電極
 100 絶縁基板
 110、120 メイン露光領域
 130 境界領域
 210 ゲート電極
 610 ソース電極
 620 ドレイン電極

【図1】



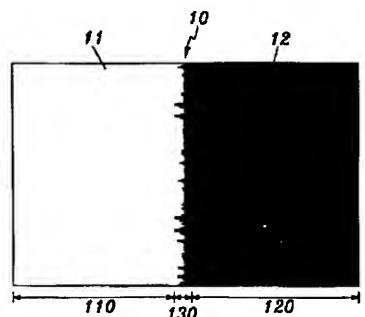
【図2】



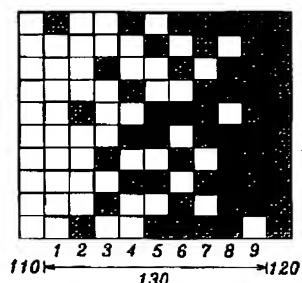
【図3】



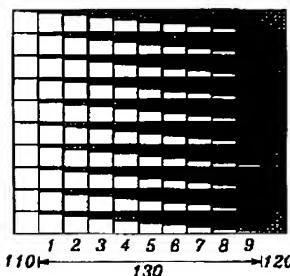
【図4】



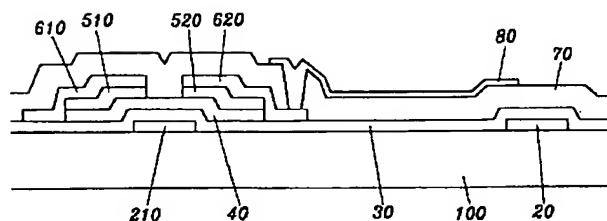
【図5】



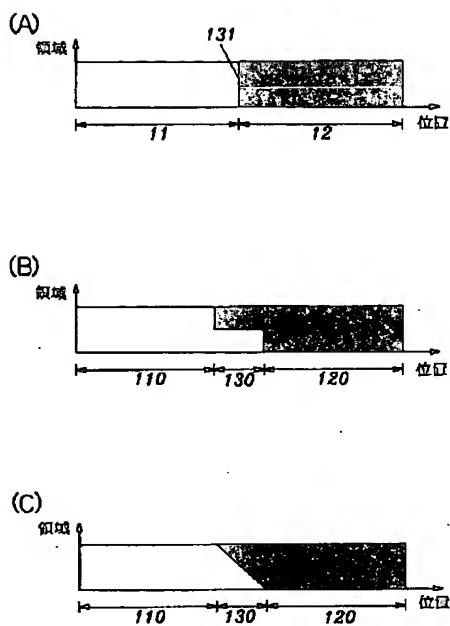
【図6】



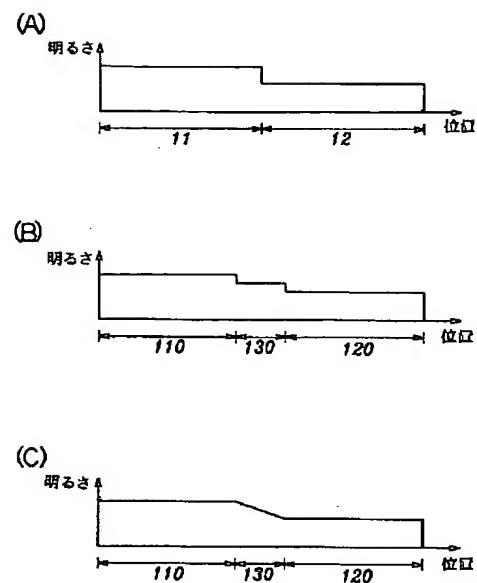
【図10】



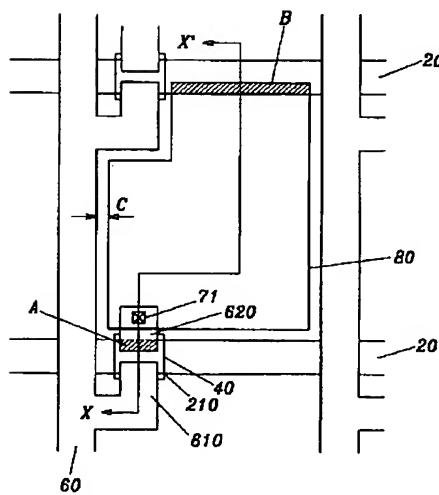
【図7】



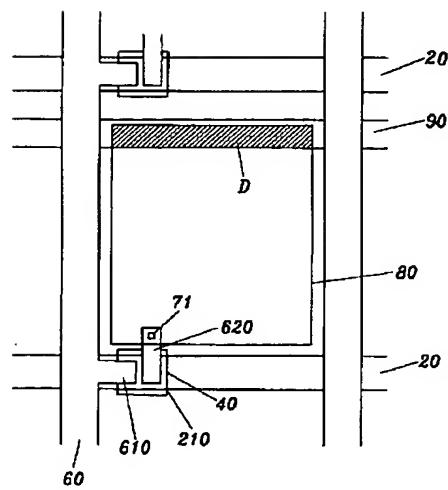
【図8】



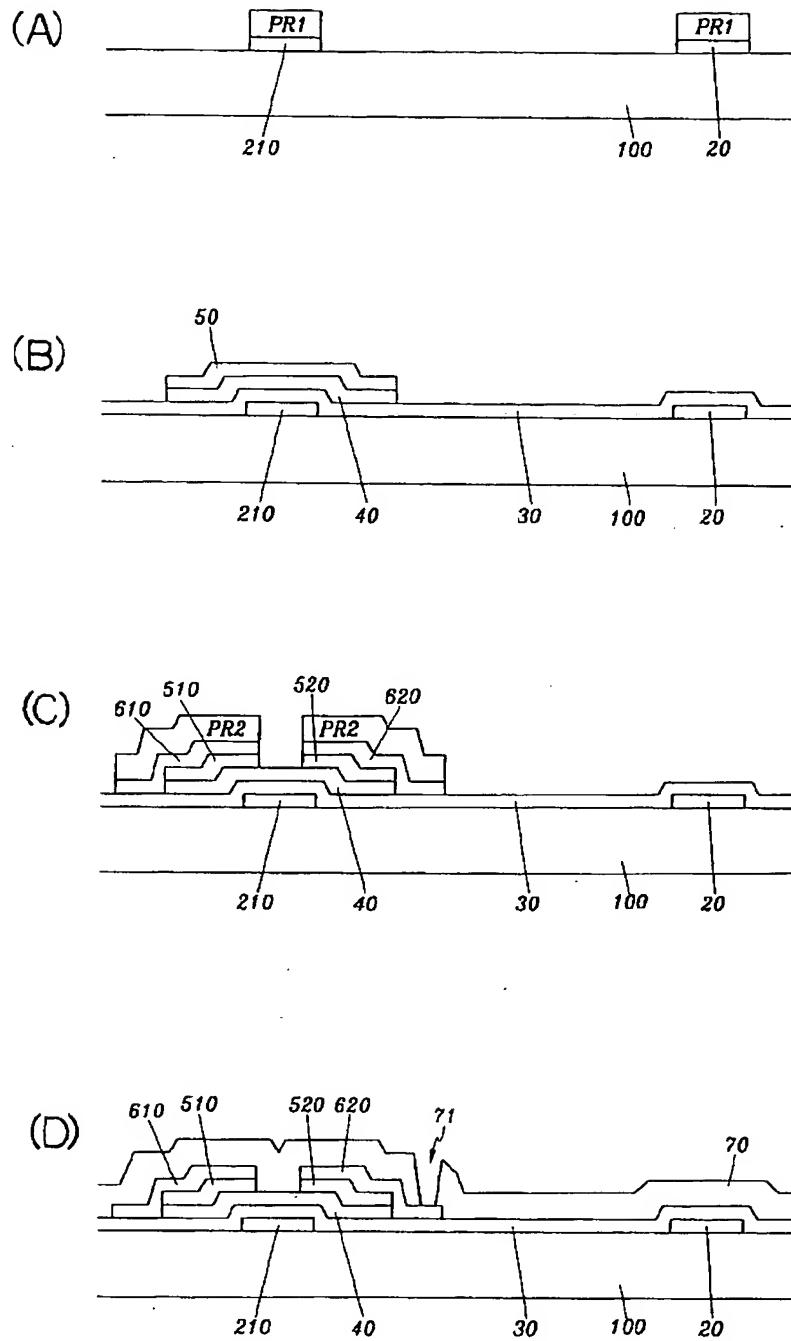
【図9】



【図12】



【図11】



フロントページの続き

(51) Int. Cl. 6

H O 1 L 21/336

識別記号

F I

H O 1 L 29/78

6 2 7 Z

6 2 7 C